

DIALOG(R)File 347:JAPIO

(c) 2005 JPO & JAPIO. All rts. reserv.

04781766 **Image available**

SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

PUB. NO.: 07-074366 [JP 7074366 A]

PUBLISHED: March 17, 1995 (19950317)

INVENTOR(s): CHIYOU KOUYUU

TAKAYAMA TORU

TAKEMURA YASUHIKO

APPLICANT(s): SEMICONDUCTOR ENERGY LAB CO LTD [470730] (A Japanese
Company

or Corporation), JP (Japan)

APPL. NO.: 06-131416 [JP 94131416]

FILED: May 20, 1994 (19940520)

INTL CLASS: [6] H01L-029/786; H01L-021/336; G02F-001/1345; G02F-001/136;
H01L-021/20

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components); 29.2 (PRECISION
INSTRUMENTS -- Optical Equipment)

JAPIO KEYWORD: R002 (LASERS); R004 (PLASMA); R096 (ELECTRONIC MATERIALS

--

Glass Conductors)

ABSTRACT

PURPOSE: To obtain a TFT possessed of necessary characteristics in a device
wherein TFTs are laid on a substrate.

CONSTITUTION: For instance, in an active matrix type liquid crystal
display, a peripheral circuit is formed of crystalline silicon film grown
in crystal parallel to the surface of a substrate, and a pixel part is
formed of crystalline silicon film grown in crystal vertical to the surface
of a substrate. TFTs high in mobility are provided in the peripheral
circuit, and TFTs lessened in OFF-state current to be enhanced in charge
retention are provided in the pixel art.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-74366

(43) 公開日 平成7年(1995)3月17日

(51) Int. Cl. ⁴

識別記号

F I

H01L 29/786

21/336

G02F 1/1345

9056-4M

H01L 29/78

311

Y

9056-4M

311

C

審査請求 未請求 請求項の数 7 F D (全13頁) 最終頁に続く

(21) 出願番号 特願平6-131416

(22) 出願日 平成6年(1994)5月20日

(31) 優先権主張番号 特願平5-147004

(32) 優先日 平5(1993)5月26日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72) 発明者 張 宏勇

神奈川県厚木市長谷398番地 株式会社半

導体エネルギー研究所内

(72) 発明者 高山 徹

神奈川県厚木市長谷398番地 株式会社半

導体エネルギー研究所内

(72) 発明者 竹村 保彦

神奈川県厚木市長谷398番地 株式会社半

導体エネルギー研究所内

(54) 【発明の名称】 半導体装置およびその作製方法

(57) 【要約】

【目的】 基板上に複数のTFTを設けた装置において、必要とする特性を備えたTFTを得る。

【構成】 例えば、アクティブマトリックス型の液晶表示装置において、周辺回路部分は、基板表面に対して平行な方向に結晶成長した結晶性珪素膜を用い、画素部分においては、基板表面に対して垂直な方向に結晶成長した結晶性珪素膜を用いる。そして、周辺回路部分においては、高移動度を有するTFTを形成し、画素部分においては、電荷保持率を高めるためにオフ電流の小さいTFTを形成する。

画 素 部 分

周 辺 回 路 部 分

周 辺 回 路 部 分

【特許請求の範囲】

【請求項 1】 基板上に結晶性珪素膜を用いた薄膜トランジスタが多数設けられた半導体装置であって、前記多数の薄膜トランジスタの一部は、基板表面に平行な方向に結晶成長した結晶性珪素膜よりなり、前記多数の薄膜トランジスタの他の一部は、基板表面に対し垂直方向に結晶成長した結晶性珪素膜よりなっていることを特徴とする半導体装置。

【請求項 2】 基板上に結晶性珪素膜を用いた薄膜トランジスタが多数設けられた半導体装置であって、前記多数の薄膜トランジスタの一部は、アクティブマトリックス型液晶表示装置の周辺回路部分に設けられ、前記多数の薄膜トランジスタの他の一部は、アクティブマトリックス型液晶表示装置の画素部分に設けられ、前記周辺回路部分に設けられた薄膜トランジスタは、基板表面に対して平行な方向に結晶成長した結晶性珪素膜よりなり、前記画素部分に設けられた薄膜トランジスタは、基板表面に対して垂直方向に結晶成長した結晶性珪素膜よりなっていることを特徴とする半導体装置。

【請求項 3】 基板上に実質的な非晶質珪素膜を形成する工程と、
該工程の前または後において、結晶化を助長する金属元素を選択的に導入する工程と、
加熱によって前記非晶質珪素膜を結晶化させる工程と、
を有し、
前記金属元素が選択的に導入された領域においては、基板表面に対して概略垂直な方向に結晶成長を行わせ、
前記金属元素が選択的に導入された領域の周辺領域においては、基板表面に対し概略平行な方向に結晶成長を行
わすことを特徴とする半導体装置作製方法。

【請求項 4】 基板上に実質的な非晶質珪素膜を形成する工程と、
該工程の前または後において、結晶化を助長する金属元素を選択的に導入する工程と、
加熱によって前記非晶質珪素膜を結晶化させる工程と、
を有し、
該結晶化工程において、前記金属元素が選択的に導入された領域においては、基板表面に対して概略垂直な方向に結晶成長を行わせ、
前記結晶化工程において、前記金属元素が選択的に導入された領域の周辺領域においては、基板表面に対し概略平行な方向に結晶成長を行わせ、
前記基板表面に対して概略垂直な方向に結晶成長を行わせた領域の結晶性珪素膜で薄膜トランジスタを形成することにより、該薄膜トランジスタ内におけるキャリアの移動方向を結晶性珪素膜の結晶成長方向に対し概略垂直とし、
前記基板表面に対して概略平行な方向に結晶成長を行わせた領域の結晶性珪素膜で薄膜トランジスタを形成する

ことにより、該薄膜トランジスタ内におけるキャリアの移動方向を結晶性珪素膜の結晶成長方向に対し概略平行とすることを特徴とする半導体装置作製方法。

【請求項 5】 請求項 3 または請求項 4 において、金属元素として Ni、Co、Pd、Pt の中から選ばれた少なくとも一つの材料を用いることを特徴とする半導体装置作製方法。

【請求項 6】 請求項 3 または請求項 4 において、加熱によって珪素膜を結晶化させる工程の後に、前記金属元素が添加された領域およびその周辺に選択的にレーザーもしくはそれと同等な強光を照射することを特徴とする半導体装置作製方法。

【請求項 7】 請求項 3 または請求項 4 において、結晶化を助長する金属元素の添加は、該金属元素を含有する物質を塗布もしくはスピンコーティングすることによって、行われることを特徴とする半導体装置作製方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、ガラス等の絶縁基板上に設けられた TFT（薄膜トランジスタ）を用いた半導体装置に関する。特に、アクティブマトリックス型の液晶表示装置に利用できる半導体装置に関する。

【0002】

【従来の技術】 ガラス等の絶縁基板上に TFT を有する半導体装置としては、これらの TFT を画素の駆動に用いるアクティブ型液晶表示装置やイメージセンサー等が知られている。

【0003】 これらの装置に用いられる TFT には、薄膜状の珪素半導体を用いるのが一般的である。薄膜状の珪素半導体としては、非晶質珪素半導体（a-Si）からなるものと結晶性を有する珪素半導体からなるものの 2 つに大別される。非晶質珪素半導体は作製温度が低く、気相法で比較的容易に作製することが可能で量産性に富むため、最も一般的に用いられているが、導電率等の物性が結晶性を有する珪素半導体に比べて劣るため、今後より高速特性を得るためには、結晶性を有する珪素半導体からなる TFT の作製方法の確立が強く求められていた。尚、結晶性を有する珪素半導体としては、多結晶珪素、微結晶珪素、結晶成分を含む非晶質珪素、結晶性と非晶質性の中間の状態を有するセミアモルファス珪素等が知られている。

【0004】 これら結晶性を有する薄膜状の珪素半導体を得る方法としては、

(1) 成膜時に結晶性を有する膜を直接成膜する。

(2) 非晶質の半導体膜を成膜しておき、レーザー光のエネルギーにより結晶性を有せしめる。

(3) 非晶質の半導体膜を成膜しておき、熱エネルギーを加えることにより結晶性を有せしめる。

と言った方法が知られている。しかしながら、(1)の方法は良好な半導体物性を有する膜を基板上に全面に渡

って均一に成膜することが技術上困難であり、また成膜温度が600℃以上と高いので、安価なガラス基板が使用できないというコストの問題があった。また、(2)の方法は、現在最も一般的に使用されているエキシマレーザーを例にとると、レーザー光の照射面積が小さいため、スループットが低いという問題がまずあり、また大面積基板の全面を均一に処理するにはレーザーの安定性が充分ではなく、次世代の技術という感が強い。(3)の方法は、(1)、(2)の方法と比較すると大面積に対応できるという利点はあるが、やはり加熱温度として600℃以上の高温にすることが必要であり、安価なガラス基板を用いることを考えると、さらに加熱温度を下げる必要がある。特に現在の液晶表示装置の場合には大画面化が進んでおり、その為ガラス基板も同様に大型の物を使用する必要がある。この様に大型のガラス基板を使用する場合には、半導体作製に必要不可欠な加熱工程における縮みや歪みといったものが、マスク合わせ等の精度を下げ、大きな問題点となっている。特に現在最も一般的に使用されている7059ガラスの場合には、歪み点が593℃であり、従来の加熱結晶化方法では大きな変形を起こしてしまう。また、温度の問題以外にも現在のプロセスでは結晶化に要する加熱時間が数十時間以上にも及ぶので、さらにその時間を短くすることも必要である。

【0005】

【発明が解決しようとする課題】本発明は、上記の問題を解決する手段を提供するものである。より具体的には非晶質珪素からなる薄膜を加熱により結晶化させる方法を用いた、結晶性を有する珪素半導体からなる薄膜の作製方法において、結晶化に必要な温度の低温化と時間の短縮を両立するプロセスを提供することをその目的とする。勿論、本発明で提供されるプロセスを用いて作製した結晶性を有する珪素半導体は、従来技術で作製されたものと同等以上の物性を有し、TFTの活性層領域にも使用可能なものであることは言うまでもないことである。そして、この技術を利用することにより、必要とする特性を備えたTFTを基板上に選択的に設けることを目的とするものである。

【0006】〔発明の背景〕本発明人らは、上記従来の技術の項で述べた、非晶質の珪素半導体膜をCVD法やスパッタ法で成膜し、該膜を加熱によって結晶化させる方法について、以下のような実験及び考察を行った。

【0007】まず実験事実として、ガラス基板上に非晶質珪素膜を成膜し、この膜を加熱により結晶化させるメカニズムを調べると、結晶成長はガラス基板と非晶質珪素との界面から始まり、ある程度の膜厚以上では基板表面に対して垂直な柱状に進行することが認められた。

【0008】上記現象は、ガラス基板と非晶質珪素膜との界面に、結晶成長の基となる結晶核（結晶成長の基となる種）が存在しており、その核から結晶が成長してい

くことに起因すると考察される。このような結晶核は、基板表面に微量に存在している不純物金属元素やガラス表面の結晶成分（結晶化ガラスと呼ばれるように、ガラス基板表面には酸化珪素の結晶成分が存在していると考えられる）であると考えられる。

【0009】そこで、より積極的に結晶核を導入することによって結晶化温度の低温化が可能ではないかと考え、その効果を確認すべく、他の金属を微量にガラス基板上に成膜し、その上に非晶質珪素からなる薄膜を成膜、その後加熱結晶化を行う実験を試みた。その結果、幾つかの金属を基板上に成膜した場合においては結晶化温度の低下が確認され、異物を結晶核とした結晶成長が起こっていることが予想された。そこで低温化が可能であった複数の不純物金属について更に詳しくそのメカニズムを調査した。なお上記複数の不純物元素は、ニッケル(Ni)、鉄(Fe)、コバルト(Co)、パラジウム(Pd)、白金(Pt)である。

【0010】結晶化は、初期の核生成と、その核からの結晶成長の2段階に分けて考えることができる。ここで、初期の核生成の速度は、一定温度において点状に微細な結晶が発生するまでの時間を測定することによって観測されるが、この時間は上記不純物金属を下地に成膜した非晶質珪素薄膜ではいずれの場合も短縮され、結晶核導入の結晶化温度低温化に対する効果が確認された。しかも予想外のことであるのだが、核生成後の結晶粒の成長を加熱時間を変化させて調べたところ、ある種の金属を成膜後、その上に成膜した非晶質珪素薄膜の結晶化においては、核生成後の結晶成長の速度までが飛躍的に増大することが観測された。このメカニズムは現状では明らかではないが、なにがしかの触媒的な効果が作用しているものと推測される。

【0011】いずれにしても、上記2つの効果により、ガラス基板上にある種の金属を微量に成膜した上に非晶質珪素からなる薄膜を成膜、その後加熱結晶化した場合には、従来考えられなかったような、580℃以下の温度で4時間程度の時間で十分な結晶性が得られることが判明した。この様な効果を有する不純物金属の中で、最も効果が顕著であり、我々が選択した材料がニッケルである。

【0012】ニッケルがどの程度の効果を有するのかわかりませんが、例を挙げると、なんら処理を行なわない、即ちニッケルの微量な薄膜を成膜していない基板上（コーニング7059ガラス）にプラズマCVD法で形成された非晶質珪素からなる薄膜を窒素雰囲気中での加熱によって、結晶化する場合、その加熱温度として600℃とした場合、加熱時間として10時間以上の時間を必要としたが、ニッケルの微量な薄膜を成膜した基板上の非晶質珪素からなる薄膜を用いた場合には、4時間程度の加熱において同様な結晶化状態を得ることができた。尚この際の結晶化の判断はラマン分光スペクトルを利用した。このこと

だけからも、ニッケルの効果が非常に大きいことが判るであろう。

【0013】

【課題を解決するための手段】上記説明から判る様に、ニッケルの微量な薄膜を成膜した上から、非晶質珪素からなる薄膜を成膜した場合、結晶化温度の低温化及び結晶化に要する時間の短縮が可能である。そこで、このプロセスをTFTの製造に用いることを前提に、さらに詳細な説明を加えていくことにする。尚、後ほど詳述するが、ニッケルの薄膜は基板上（即ち非晶質珪素膜下側）のみならず非晶質珪素膜上に成膜しても同様の効果を有すること、及びイオン注入、さらにはプラズマ処理でも同様であったことから、今後本明細書ではこれら一連の処理を「ニッケル微量添加」と呼ぶことにする。また技術的には、非晶質珪素膜の成膜時にニッケル微量添加を行うことも可能である。

【0014】まずニッケル微量添加の方法について説明する。ニッケルの微量添加は、基板上に微量なニッケル薄膜を成膜し、その後非晶質珪素を成膜する方法でも、先に非晶質珪素を成膜し、その上から微量なニッケル薄膜を成膜する方法でも、両者同様に低温化の効果が有り、その成膜方法はスパッタ法でも、蒸着法でも、スピコーティング法でも、塗布法でも、プラズマを用いた方法でも可能で、成膜方法は問わないことが判明している。ただし、基板上に微量なニッケル薄膜を成膜する場合、7059ガラス基板の上から直接微量なニッケル薄膜を成膜するよりは、同基板上に酸化珪素の薄膜（下地膜）を成膜し、その上に微量なニッケル薄膜を成膜した場合の方が効果がより顕著である。この理由として考えられることとして、珪素とニッケルが直接接触していることが今回の低温結晶化には重要であり、7059ガラスの場合には珪素以外の成分がこの両者の接触あるいは反応を阻害するのではないかということが挙げられる。

【0015】また、ニッケル微量添加の方法としては、非晶質珪素の上または下に接して薄膜を形成する以外に、イオン注入によってニッケルを添加してもほぼ同様の効果が確認された。ニッケルの量については、 $1 \times 10^{13} \text{ atoms/cm}^2$ 以上の量の添加において低温化が確認されているが、 $5 \times 10^{11} \text{ atoms/cm}^2$ 以上の添加量においては、ラマン分光スペクトルのピークの形状が珪素単体の物とは明らかに異なることから、好ましくは、 $1 \times 10^{13} \text{ atoms/cm}^2 \sim 1 \times 10^{11} \text{ atoms/cm}^2$ の範囲がよい。ニッケルの濃度が、 $5 \times 10^{11} \text{ atoms/cm}^2$ 以上になると、局部的にNiSiが発生し、半導体としての特性が低下してしまう。またニッケルの濃度が $1 \times 10^{13} \text{ atoms/cm}^2$ 以下であると、ニッケルの触媒としての効果が低下してしまう。また結晶化した状態においては、ニッケルの濃度が低い程良い。

【0016】続いて、ニッケル微量添加を行った場合の

結晶形態について説明を加える。上述の通り、ニッケルを添加しない場合には、基板界面等の結晶核からランダムに核が発生し、その核からの結晶成長もまたある程度の膜厚まではランダムに、さらに厚い薄膜については一般的に(110)方向が基板に垂直方向に配列した柱状の結晶成長が行われることが知られており、当然ながら薄膜全体に渡ってほぼ均一な結晶成長が観測される。それに対して、今回のニッケル微量添加したものについては、ニッケルを添加した領域と、その近傍の部分で結晶成長が異なるという特徴を有していた。即ち、ニッケルを添加した領域については、添加したニッケルあるいはその珪素との化合物が結晶核となり、ニッケルを添加していないものと同様に基板にほぼ垂直に柱状の結晶が成長することが透過電子線顕微鏡写真より明らかとなった。そして、その近傍のニッケルを微量添加していない領域においてさえも低温での結晶化が確認され、その部分は基板に垂直方向が(111)に配列し、基板と平行に針状あるいは柱状結晶が成長するという特異な結晶成長が観測された。この基板に平行な横方向の結晶成長は、ニッケルを微量添加した領域から、大きいものでは数百 μm も成長することが観測され、時間の増加及び温度が高くなるに比例して成長量も増大することも判った。例として、550℃4時間においては約40 μm 程度の成長が観測された。しかも、透過電子線顕微鏡写真によると、この大きな横方向の結晶は、いずれも単結晶ライクであることが判明している。そして、このニッケル微量添加部分、その近傍の横成長部分、更に遠方の非晶質部分（かなり離れた部分では低温結晶化は行われず、非晶質部分が残る）について、ニッケルの濃度をSIMS（二次イオン質量分析法）により調べたところ、横成長部分はニッケル微量添加部分部分から約1桁少ない量が検出され、非晶質珪素内での拡散が観測されている。また、非晶質部分は更に約1桁少ない量が観測された。このことと結晶形態との関係は現状では明らかではないが、いずれにしろニッケル添加量とその位置制御によって、所望の部分に所望の結晶形態の結晶性を有するシリコン薄膜を形成することが可能である。

【0017】次に、上記ニッケル微量添加部分とその近傍の横成長部分についての電気特性を説明する。ニッケル微量添加部分の電気特性は、導電率に関してはほぼニッケルを添加していない膜、即ち600℃程度で数十時間結晶化を行ったものと同程度の値であり、また導電率の温度依存性から活性化エネルギーを求めたところ、ニッケルの添加量を $10^{11} \text{ atoms/cm}^2 \sim 10^{13} \text{ atoms/cm}^2$ 程度とした場合には、ニッケルの単位に起因すると思われる様な挙動は観測されなかった。

（この事実に限るならば、TFTの活性層等に用いる場合の膜中のニッケル濃度は、 $10^{11} \text{ atoms/cm}^2$ 程度以下とすることが望ましいといえる）

【0018】それに対し、横成長部分は、導電率がニッ

ゲル微量添加部分と比較して1桁以上高く、結晶性を有する珪素半導体としてはかなり高い値を有していた。このことは、電流のパス方向が結晶の横成長方向と合致したため、電極間で電子（キャリア）が通過する間に存在する粒界が少ないあるいは殆ど無かったことによるものと考えられ、透過電子顕微鏡写真の結果と矛盾無く一致する。即ち、基板と平行な方向に針状あるいは柱状の結晶が成長する、という観察事実と一致する。

【0019】では最後に、上述の各種特性を踏まえた上でTFTに適用する方法について説明する。ここでTFTの応用分野としてはTFTを画素の駆動に用いるアクティブ型液晶表示装置を想定するものとする。

【0020】前述の様に、最近の大画面のアクティブ型液晶表示装置においては、ガラス基板の縮みを抑えることが重要であるが、本発明のニッケル微量添加プロセスを用いることにより、ガラスの歪み点に比較して十分に低い温度で結晶化が可能であり、特に好適である。本発明を用いれば、従来非晶質珪素を用いていた部分を、ニッケルを微量添加し、450～550℃程度で4時間程度熱アニールすることにより、結晶性を有する珪素膜に置き換えることが容易に可能である。勿論、デザインルール等をそれ相応に変更する必要があるが、装置、プロセス共に従来の物で十分に対応可能であり、そのメリットは大きいものと考えられる。

【0021】しかも、この発明を用いれば、画素に用いるTFTと、周辺回路のドライバーを形成するTFTとを、それぞれ特性に応じた結晶形態を利用して作り分けることも可能であり、アクティブマトリックス型液晶表示装置への応用に特にメリットが多い。アクティブマトリックス型液晶表示装置において、画素に用いるTFTは、それほど移動度は必要とされておらず、それよりはオフ電流が小さいことの方がメリットが大きい。そこで本発明を用いる場合には、画素に用いるTFTとなるべき領域に直接ニッケル微量添加を行うことによって、結晶を縦方向（基板表面に対して）に成長させ、その結果チャンネル方向（ソース領域とドレイン領域を結ぶ方向）に粒界を多数形成してオフ電流を低下させることが可能となる。それに対して、周辺回路のドライバーを形成するTFTは、今後ワークステーションへの応用等を考えた場合には、非常に高い移動度が必要である。そこで本発明を応用する場合には、周辺回路のドライバーを形成するTFTの近傍にニッケルの微量添加を行い、そこから一方向に結晶を成長（横方向、即ち基板表面に平行な方向）させ、その結晶成長方向をチャンネルの電流のパス方向（キャリアの移動する方向、即ちソース領域とドレイン領域を結ぶ方向）と揃えることにより、非常に高い移動度を有するTFTを作製することが可能である。

【0022】即ち本発明は、ガラス基板等の基板上に多数の窒素トランジスタ（一般にTFTと呼ばれる）を形

成した半導体装置において、選択的に特定のTFTを構成する結晶性珪素半導体膜の結晶成長方向を制御して設けることにより、必要とする特性を満たしたTFTを選択的に基板上に形成することを発明の思想とするものである。以上で、本発明についての基本的な説明を終わるが、以下に具体的な発明の構成について説明する。

【0023】本発明は、例えば図1に示すような周辺回路部分と画素部分とを有したアクティブマトリックス型の液晶表示装置において、画素部分に設けられるTFT（薄膜トランジスタ）を基板表面に対して垂直な方向に成長した結晶性珪素膜で構成し、周辺回路部分に形成されるTFTを基板に平行な方向に結晶成長した結晶性珪素膜で構成することを特徴とするものである。そして、画素部分においては、基板に垂直な方向に結晶成長した結晶性珪素膜を用いることにより、ソース/ドレイン間を移動するキャリアが粒界を横切る構成とすることができ、オフ電流の小さいTFTを得ることができる。一方、周辺回路部分においては、結晶成長方向に平行な方向にソース/ドレインを形成することにより、移動度の大きい即ちオン電流の大きいTFTを得ることを特徴とする。TFTの動作時において、キャリアはソースとドレインの間を流れるから、ソース/ドレインを結晶の成長方向に形成することにより、キャリアが粒界を横切る可能性が少なくなり、キャリアが受ける抵抗を低減することができる。

【0024】このようにして選択的に基板表面に対して垂直な方向もしくは平行な方向に結晶化をおこなわしめて、結晶性珪素膜を得ることができるが、このような結晶性珪素膜の特性をより向上せしめんとすれば、結晶化工程の後に、レーザーもしくはそれと同等な強光を照射することによって、粒界等に残存する結晶化の不十分な成分を結晶化させてやればよい。この工程においては、基板表面に対して垂直な方向に成長した珪素膜でも、平行な方向に成長した珪素膜でも同様に特性を向上させることができる。

【0025】

【作用】結晶性珪素膜の結晶成長方向を選択することにより、必要とする特性を備えたTFTを選択的に形成することができる。

【0026】

【実施例】（実施例1） 図1に実施例の概要を示す。図1は、液晶表示装置を上面から見たものであり、マトリックス状に設けられた画素部分と、周辺回路部分とが示されている。本実施例は、絶縁基板（例えばガラス基板）上に画素を駆動するTFTと周辺回路を構成するTFTとを形成する例である。本実施例においては、周辺回路を横方向に成長させた結晶性を有する珪素膜（結晶性珪素膜という）を用いたPTFTとNTFTとを相補型に設けたCMOS構成とした回路とし、画素部分に形成されるTFTを縦方向に成長させた結晶性珪素を用い

たNチャネル型TFT (NTFT) とする例を述べる。

【0027】以下において、図2に示すのが、周辺回路を構成するNTFTとPTFTとを相補型に構成した回路の作製工程についてであり、図4に示すのが画素に形成されるNTFTの作製工程についてである。また両工程は同じ基板上において行なわれるものであり、共通する工程は同時に行なわれる。即ち、図2の(A)～

(D)と図4の(A)～(D)とはそれぞれ対応するものであり、図2(A)の工程と、図4(A)の工程は同時に進行し、図2(B)の工程と、図4(B)の工程は同時に進行し、という様になる。

【0028】図2に周辺回路を構成するNTFTとPTFTとを相補型に構成した回路の作製工程を示し、図4に画素に設けられるNTFTの作製工程を示す。まず、ガラス基板(コーニング7059)101上にスパッタリング法によって厚さ2000Åの酸化珪素の下地膜102を形成した。つぎに周辺回路部分のみににおいて、即ち図2において、メタルマスクまたは酸化珪素膜等によって形成されたマスク103を設ける。このマスク103によって、スリット状(100で示される)に下地膜102が露呈される。この状態を上面から見ると、スリット状に下地膜102が露呈しており、他の部分はマスクされている状態となっている。

【0029】上記マスク103を設けた後、スパッタリング法によって、厚さ5～200Å、例えば20Åの珪化ニッケル膜(化学式 NiSi_x 、 $0.4 \leq x \leq 2$ 、例えば、 $x=2.0$)を成膜する。この結果、領域100の部分と、画素部分全体である領域204(図4で下地膜102の表面全体を示す)の部分に上記珪化ニッケル膜が成膜される。この後マスク103を取り除くことによって、図2においては領域100の部分に選択的に珪化ニッケル膜が成膜されたことになる。即ち、領域100の部分にニッケル微量添加が選択的に行われたことになる。

【0030】つぎに、プラズマCVD法によって、厚さ500～1500Å、例えば1000Åの真性(I型)の非晶質珪素膜(アモルファスシリコン膜)104を成膜した。そして、これを水素還元雰囲気下(好ましくは、水素の分圧が0.1～1気圧)または不活性雰囲気下(大気圧)、550℃で4時間アニールして結晶化させた。このアニール温度は、450℃以上の温度で可能であるが、高いと従来の方法と同じになってしまう。従って、450℃～550℃が好ましいアニール温度であるといえる。

【0031】この際、珪化ニッケル膜が選択的に成膜された100の領域においては、基板101に対して垂直方向に珪素膜104の結晶化が起こる。そして、領域100の周辺領域では、矢印105で示すように、領域100から横方向(基板と平行な方向)に結晶成長が行われる。そして、全面に珪化ニッケル膜が成膜された画素

部分(図4に示す)においては珪素膜104全体においては、215で示すように基板101に対し垂直な方向に結晶成長が行なわれる。上記結晶成長に際し、矢印105で示される基板と平行な方向な結晶成長の距離は、40μm程度である。

【0032】上記工程の結果、非晶質珪素膜を結晶化させて、結晶性珪素膜104を得ることができた。ここで、周辺回路部分においては、図2に示すように横方向(基板101に対して平行な方向)の結晶成長を行なわれ、画素部分においては、図4に示すように縦方向(基板101に対して垂直な方向)の結晶成長が行なわれたことになる。

【0033】そして、素子間分離を行い、不要な部分の結晶性珪素膜104を除去し、素子領域を形成した。この工程において、TFTの活性層(ソース/ドレイン領域、チャネル形成領域が形成される部分)の長さを40μm以内とすると、周辺回路部分において、ソース/ドレイン、チャネル領域を基板と平行な方向に結晶成長した結晶性珪素膜で構成することができる。また、少なくともチャネル形成領域を結晶性珪素膜で構成するのであれば、さらに活性層の長さを長くすることができる。

【0034】その後、スパッタリング法によって厚さ1000Åの酸化珪素膜106をゲイト絶縁膜として成膜した。スパッタリングには、ターゲットとして酸化珪素を用い、スパッタリング時の基板温度は200～400℃、例えば350℃、スパッタリング雰囲気は酸素とアルゴンで、アルゴン/酸素=0～0.5、例えば0.1以下とした。引き続いて、スパッタリング法によって、厚さ6000～8000Å、例えば6000Åのアルミニウム(0.1～2%のシリコンを含む)を成膜した。なお、この酸化珪素膜106とアルミニウム膜の成膜工程は連続的に行うことが望ましい。

【0035】そして、アルミニウム膜をパターニングして、ゲイト電極107、109を形成した。これらの工程は、図2(C)と図4(C)とで同時進行で行なわれることはいうまでもない。

【0036】さらに、このアルミニウムの電極の表面を陽極酸化して、表面に酸化物層108、110を形成した。この陽極酸化は、酒石酸が1～5%含まれたエチレングリコール溶液で行った。得られた酸化物層108、110の厚さは2000Åであった。なお、この酸化物108と110とは、後のイオンドーピング工程(導電型を付与するドーピング材料のイオン注入工程)において、オフセットゲイト領域を形成する厚さとなるので、オフセットゲイト領域の長さを上記陽極酸化工程で決めることができる。

【0037】次に、イオンドーピング法によって、活性領域にゲイト電極107とその周囲の酸化層108、ゲイト電極109とその周囲の酸化層110をマスクとして不純物(燐およびホウ素)を注入した。ドーピングガ

スとして、フォスフィン (PH_3) およびジボラン (B_2H_6) を用い、前者の場合は、加速電圧を $60 \sim 90$ kV、例えば 80 kV、後者の場合は、 $40 \sim 80$ kV、例えば 65 kV とした。ドーパ量は $1 \times 10^{15} \sim 8 \times 10^{15} \text{ cm}^{-2}$ 、例えば、燐を $2 \times 10^{15} \text{ cm}^{-2}$ 、ホウ素を 5×10^{15} とした。ドーピングに際しては、ドーピングが不要な領域をフォトレジストで覆うことによって、それぞれの元素を選択的にドーピングした。この結果、N型の不純物領域 114 と 116 、P型の不純物領域 111 と 113 が形成され、図2に示すようにPチャネル型TFT (PTFT) とNチャネル型TFT (NTFT) とを形成することができた。また同時に図4に示すように、Nチャネル型TFTを形成することができた。

【0038】その後、レーザー光の照射によってアニールを行い、イオン注入した不純物の活性化を行なった。レーザー光としては、KrFエキシマレーザー (波長 248 nm 、パルス幅 20 nsec) を用いたが、他のレーザーであってもよい。レーザー光の照射条件は、エネルギー密度が $200 \sim 400 \text{ mJ/cm}^2$ 、例えば 250 20 mJ/cm^2 とし、一か所につき $2 \sim 10$ ショット、例えば 2 ショット照射した。このレーザー光の照射時に基板を $200 \sim 450^\circ\text{C}$ 程度に加熱することは有用である。このレーザーアニール工程において、先に結晶化された領域にはニッケルが拡散しているため、このレーザー光の照射によって、再結晶化が容易に進行し、P型を付与する不純物がドーパされた不純物領域 111 と 113 、さらにはN型を付与する不純物がドーパされた不純物領域 114 と 116 は、容易に活性化させることができた。

【0039】続いて、周辺回路部分においては、図2に示すように、厚さ 6000 \AA の酸化珪素膜 118 を層間絶縁物としてプラズマCVD法によって形成し、これにコンタクトホールを形成して、金属材料、例えば、窒化チタンとアルミニウムの多層膜によってTFTの電極・配線 117 、 120 、 119 を形成した。さらに、画素部分では図4に示すように、層間絶縁物 211 を酸化珪素によって形成し、コンタクトホールの形成後、画素電極となるITO電極 212 、金属配線 213 、 214 、を形成した。最後に、 1 気圧の水素雰囲気中 350°C 、40 30 分のアニールをおこない、TFT回路またはTFTを完成させた。(図2(D)、図4(D))

【0040】図2に示す回路は、PTFTとNTFTとを相補型に設けたCMOS構造であるが、上記工程において、2つのTFTを同時に作り、中央で切断することにより、独立したTFTを2つ同時に作製することも可能である。

【0041】図2に示す構成において、ニッケルが選択的に導入された領域とTFTとの位置関係を示すために、図3に、図2(D)を上面から見た概要を示す。図

3において、 100 で示される領域に選択的にニッケル微量添加が行われ、熱アニールによってそこから横方向 (紙面左右方向) に結晶成長がなされる。そして、この横方向の結晶成長が行なわれた領域において、ソース/ドレイン領域 111 と 113 、チャネル形成領域 112 がPTFTとして形成される。同様に、ソース/ドレイン領域 114 と 116 、チャネル形成領域 115 がNTFTとして形成される。

【0042】上記のような構造において、キャリアの流れる方向と結晶成長の方向とがそろっているため、キャリアが移動する際に粒界を横切ることがなく、TFTの動作を向上させることができる。例えば、図2に示す工程で作製したPTFTの移動度は、 $120 \sim 150 \text{ cm}^2/\text{Vs}$ であり従来のPTFTの移動度である $50 \sim 60 \text{ cm}^2/\text{Vs}$ より向上させ得ることが確認されている。また、NTFTに関しても、 $150 \sim 180 \text{ cm}^2/\text{Vs}$ の移動度が得られており、従来の $80 \sim 100 \text{ cm}^2/\text{Vs}$ に比較して高い値が得られている。

【0043】また図3においてゲート電極 (107 と 109) 下には、ゲート絶縁膜とチャネル形成領域が設けられている。図3を見れば分かるように、ニッケル微量添加領域をさらに長くする (図2でいうと、上下に延ばす) ことによって、複数のTFTを同時に形成することができる。

【0044】一方、画素部分において形成された図4に示すNTFTは、ソース/ドレイン間即ち、 114 と 116 との間を流れる (移動する) キャリアの方向と、 215 で示される結晶成長の向きとがとが垂直であるため、キャリアが移動する際に結晶粒界を横切らねばならず、30 移動度は $30 \sim 80 \text{ cm}^2/\text{Vs}$ と従来のNTFTと同様か、またはそれ以下の特性であった。しかしながら、図4に示すNTFTの特性を調べてみると、オフ電流が図2に示すNTFTよりも小さいことが確認された。これは、画素電極の駆動用に用いるには重要な特性であり、画素電極を駆動するTFTとしては有意なTFTである。なお、ここでいう従来のTFTというのは、ガラス基板上に形成された非晶質珪素膜を 600°C 、 24 時間の熱アニールによって結晶化させた結晶性珪素膜を用いたTFTのことである。

【0045】本実施例においては、Niを導入する方法として、非晶質珪素膜 104 下の下地膜 102 上表面に選択的にNiを薄膜 (極めて薄いので、膜として観察することは困難である) として形成し、この部分から結晶成長を行なう方法を採用した。しかし、非晶質珪素膜 104 を形成後に、その上面に選択的にニッケル微量添加を行う方法でもよい。即ち、結晶成長は非晶質珪素膜の上面側から行ってもよいし、下面側から行ってもよい。また、予め非晶質珪素膜を成膜し、さらにイオンドーピング法を用いて、ニッケルイオンを非晶質珪素膜 104 に選択的に注入する方法を採用してもよい。この場合

は、ニッケル元素の濃度を制御することができるという特徴を有する。また、ニッケルの薄膜を成膜する代わりにプラズマ処理により、ニッケル微量添加を行うのでもよい。

【0046】また、TFTを作製するに際し、結晶の成長方向を単にキャリアの流れに垂直あるいは平行とするのではなく、キャリアの流れる方向と結晶成長方向との角度を任意の角度で設定することにより、TFTの特性を制御することもできる。

【0047】〔実施例2〕 図5および図6に本実施例を示す。ガラス基板501上に、厚さ1000~5000Å、例えば、2000Åの酸化珪素膜502を形成した後、厚さ300~1500Å、例えば、500Åの非晶質珪素膜をプラズマCVD法によって形成した。さらに、その上に、500~1500Å、例えば、500Åの酸化珪素膜504を形成した。これらの成膜は連続的におこなうことが望ましい。そして、酸化珪素膜504を選択的にエッチングして、ニッケルを導入する窓506を周辺駆動回路のTFTを形成する領域に開けた。同時に画素領域では酸化珪素膜504を除去した。

【0048】そして、スピンコーティング法によってニッケル塩の膜505を形成した。この方法について説明すると、まず、酢酸ニッケルもしくは硝酸ニッケルを水もしくはエタノールによって希釈化して、25~200ppm、例えば、100ppmの濃度にした。

【0049】一方、基板を過酸化水素水もしくは過酸化水素水とアンモニアの混合溶液に浸漬して、極めて薄い酸化珪素膜を非晶質珪素膜の露出した部分(窓506の領域および画素領域)に形成した。これは、上記のように調製したニッケル溶液と非晶質珪素膜の界面親和性を向上させるためである。

【0050】このような処理をほどこした基板をスピナーに設置し、緩やかに回転させ、基板上にニッケル溶液を1~10ml、例えば、2ml滴下し、基板全面に溶液を拡げた。この状態を1~10分、例えば、5分保持した。その後、基板の回転数を上げてスピンドライをおこなった。この操作はさらに複数回繰り返してもよい。このようにしてニッケル塩の薄い膜505を形成した。(図5(A))

【0051】その後、加熱炉において、520~580℃、4~12時間、例えば、550℃で8時間の加熱処理をおこなった。雰囲気は窒素とした。この結果、まず、窓506の直下および画素領域の領域にニッケルが拡散し、この領域から結晶化が始まった。結晶化の方向は基板に対して垂直であった。そして、結晶化領域はその周囲に広がっていった。この際の結晶化の方向は基板に対して平行であった。この結果、3つの性質の異なる領域が形成された。第1は窓506の直下の領域507あるいは画素領域510で、基板に対して垂直に結晶化が進行した領域である。第2は上記領域507、510

の周囲の領域508で、基板に対して水平に結晶化が進行した領域である。一方、窓506から遠く離れた領域509は非晶質珪素のままであった。(図5(B))

【0052】その後、大気もしくは酸素雰囲気において、KrFエキシマレーザー光(波長248nm)もしくはXeClエキシマレーザー光(波長308nm)を1~20ショット、例えば、5ショット照射して、さらに結晶性を向上せしめた。エネルギー密度は200~350mJ/cm²、基板温度は200~400℃とした。(図5(C))

【0053】その後、珪素膜503をエッチングして、周辺回路のTFTの領域と画素部分のTFTの領域を形成した。この際には、周辺回路のTFTのチャネル領域には領域508が来るように設計した。そして、厚さ1000~1500Å、例えば、1200Åの酸化珪素膜511を形成し、実施例1の場合と同様にアルミニウムおよびその陽極酸化膜によってゲート電極部512、513、514形成した。ゲート電極部512は周辺回路のPTFTの、513は同NTFTの、514は画素部分のTFTのそれぞれゲート電極となる。

【0054】そして、これらゲート電極部をマスクとして、実施例1と同様にN型およびP型の不純物をイオンドーピング法によって珪素膜中に注入した。この結果、周辺回路のPTFTのソース515、チャネル516、ドレイン517、周辺回路のNTFTのソース520、チャネル519、ドレイン518、画素部分のNTFTのソース521、チャネル522、ドレイン523が形成された。その後、実施例1と同様に全面にレーザー照射をおこなって、ドーピングされた不純物の活性化をおこなった。(図6(A))

【0055】その後、層間絶縁物として厚さ3000~8000Å、例えば、5000Åの酸化珪素膜524を形成した。さらに、スパッタリング法によって、厚さ500~1000Å、例えば、800ÅのITO膜を形成し、これを、パターニング・エッチングして、画素電極525を形成した。この後、TFTのソース/ドレインにコンタクトホールを形成し、窒化チタン(厚さ1000Å)とアルミニウム(厚さ5000Å)の2層膜を堆積して、これをパターニング・エッチングして、電極・配線526~530を形成した。このようにして、結晶性珪素によって周辺回路を、非晶質珪素によって画素部分を形成することができた。(図6(B))

【0056】本実施例では図5(C)にあるように、レーザー照射をおこなう。この工程では、針状に成長した珪素結晶間に残った非晶質成分まで結晶化され、しかも、この結晶化は針状結晶を核として、針状結晶を太くするように結晶化する。このことは電流の流れる領域を拡げることとなり、より大きなドレイン電流を流すことができる。

【0057】この様子を図7に示す。図7は結晶化した

15

珪素膜を薄膜化して透過型電子顕微鏡 (TEM) によって観察したものである。図 7 (A) は横方向への成長によって結晶化した珪素膜の結晶化領域の先端付近を見たものであり、針状の結晶が観察される。さらに、その結晶の間には結晶化していない非晶質領域が多く存在しているのが分かる。(図 7 (A))

【0058】これを本実施例の条件でレーザー照射すると、図 7 (B) のようになる。この工程によって、図 7 (A) の大部分の面積を占めていた非晶質領域は結晶化するが、この結晶化は乱雑に発生するため、電気的な特性はあまり良くない。注目すべきは、中央付近に観察される針状結晶の間のもともと非晶質であったと思われる領域の結晶状態である。ここは、針状結晶から結晶化成長するように、太い結晶領域が形成されている。(図 7 (B))

【0059】図 7 は分かりやすくするために、比較的、非晶質領域の多い結晶成長の先端領域を観察したものであったが、結晶成長の根元付近や中央付近でも同様である。このように、レーザー照射によって、非晶質部分を減らし、針状結晶を太くすることができ、TFT の特性をさらに向上せしめることができる。

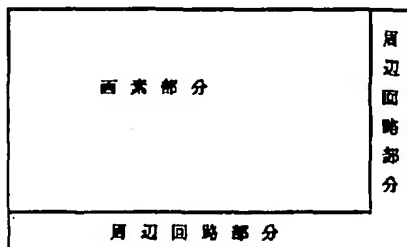
【0060】

【効果】アクティブマトリックス型の液晶表示装置において、周辺回路部分の TFT をキャリアの流れに対して平行な方向に結晶成長させた結晶性珪素膜で構成し、画素部分の TFT をキャリアの流れに対して垂直方向に構成した結晶性珪素膜で構成することによって、周辺回路部分においては高速動作が行える構成とすることができ、画素部分では電荷保持のために必要とされるオフ電流値の小さい TFT を設ける構成とすることができた。

【図面の簡単な説明】

【図 1】 実施例の概要を示す。

【図 1】



16

【図 2】 実施例の作製工程を示す。

【図 3】 実施例の概要を示す。

【図 4】 実施例の作製工程を示す。

【図 5】 実施例の作製工程を示す。

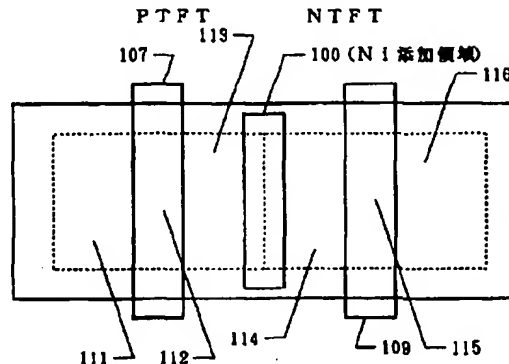
【図 6】 実施例の作製工程を示す。

【図 7】 実施例の結晶構造を示す。

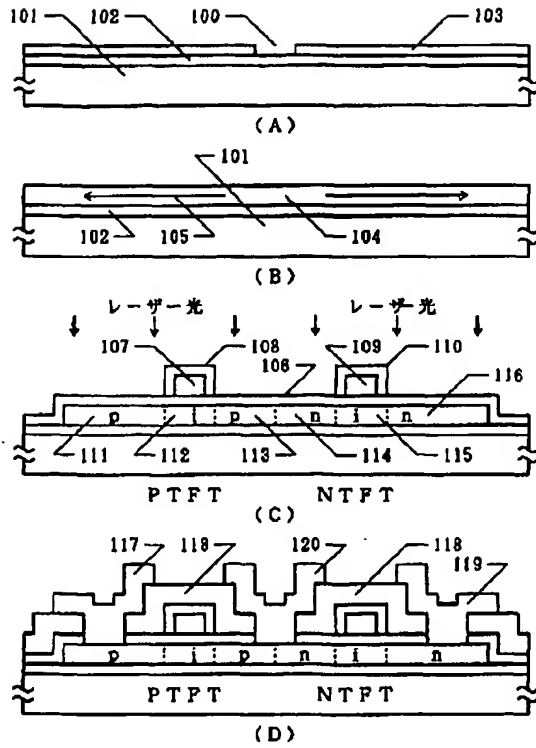
【符号の説明】

- | | |
|-----|-------------|
| 101 | ガラス基板 |
| 102 | 下地膜 (酸化珪素膜) |
| 103 | マスク |
| 100 | ニッケル微量添加領域 |
| 105 | 結晶成長方向 |
| 107 | ゲート電極 |
| 108 | 陽極酸化層 |
| 109 | ゲート電極 |
| 110 | 陽極酸化層 |
| 111 | ソース/ドレイン領域 |
| 112 | チャネル形成領域 |
| 113 | ドレイン/ソース領域 |
| 114 | ソース/ドレイン領域 |
| 115 | チャネル形成領域 |
| 116 | ドレイン/ソース領域 |
| 117 | 電極 |
| 118 | 層間絶縁物 |
| 119 | 電極 |
| 120 | 電極 |
| 211 | 層間絶縁物 |
| 213 | 電極 |
| 214 | 電極 |
| 212 | ITO (画素電極) |
| 215 | 結晶成長方向 |

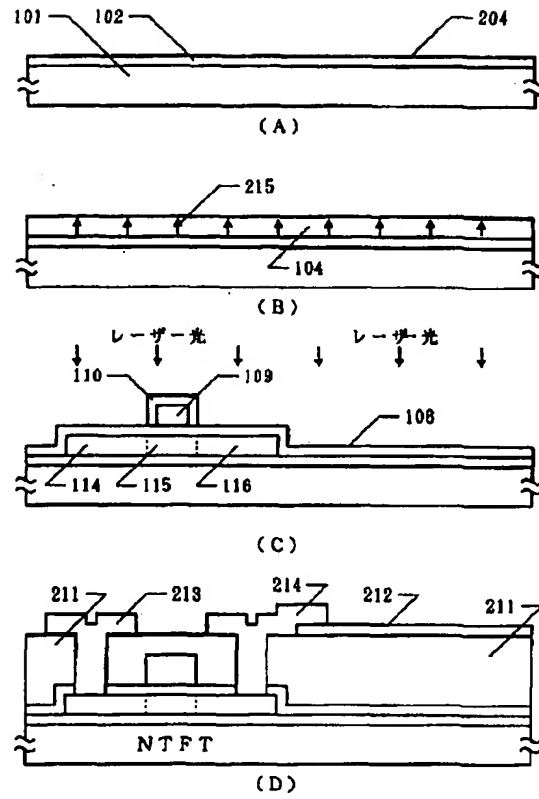
【図 3】



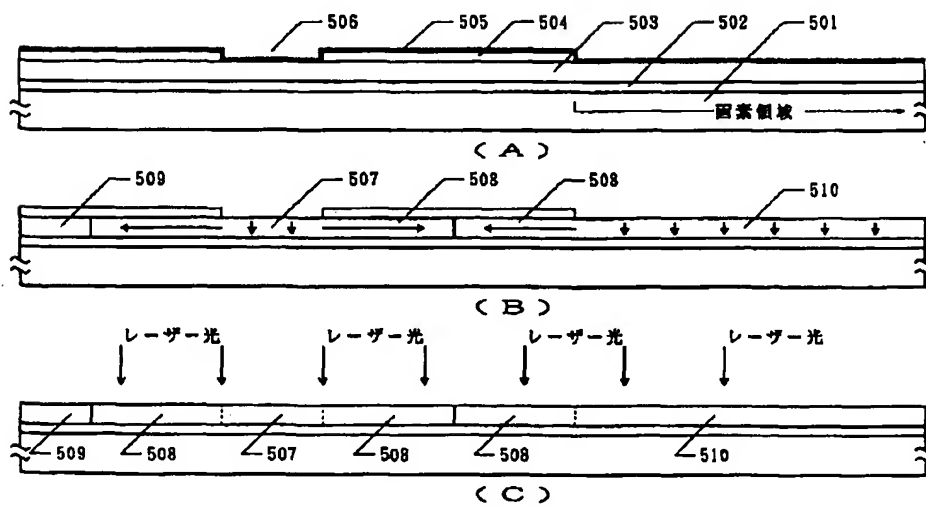
【図2】



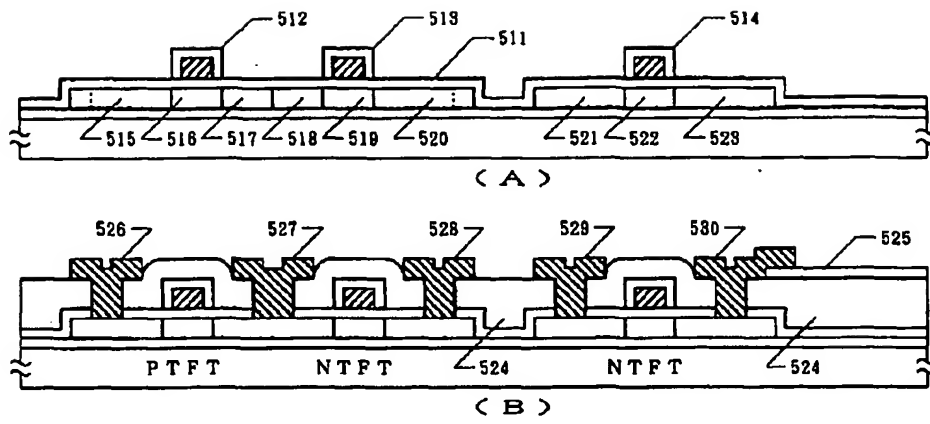
【図4】



【図5】

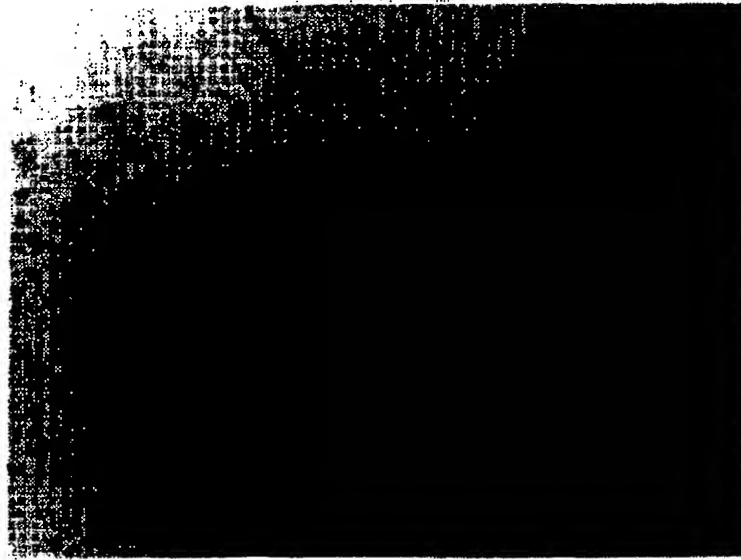


【図 6】



【図 7】

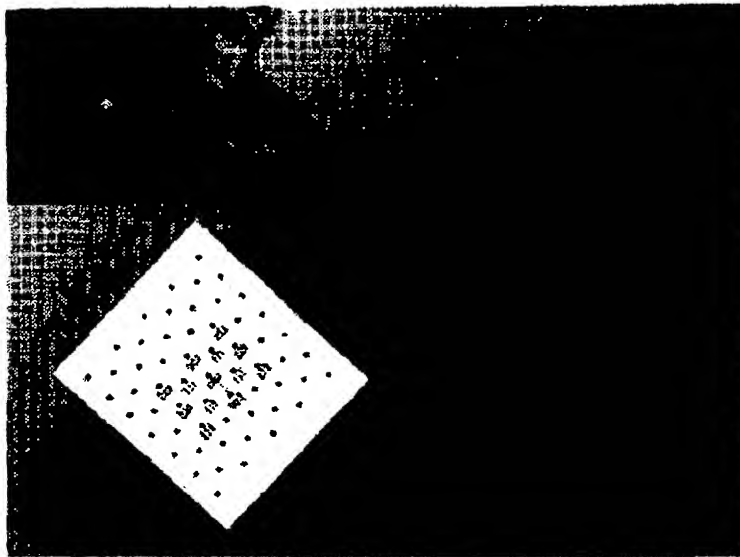
図面代用写真 (カラー)



Specimen: LA 8-B1/ALPHEM
 Image with H-9900 NAB
 MFT No. 1000000000
 Magnification: 10.00X 0.0
 AT 100.0V

(B)

写真



Specimen: LA 8-B1/ALPHEM
 Image with H-9900 NAB
 MFT No. 1000000000
 Magnification: 10.00X 0.0
 AT 100.0V

(A)

写真

Best Available Copy

【手続補正書】

【提出日】平成 6 年 8 月 2 5 日

【手続補正 1】

【補正対象書類名】図面

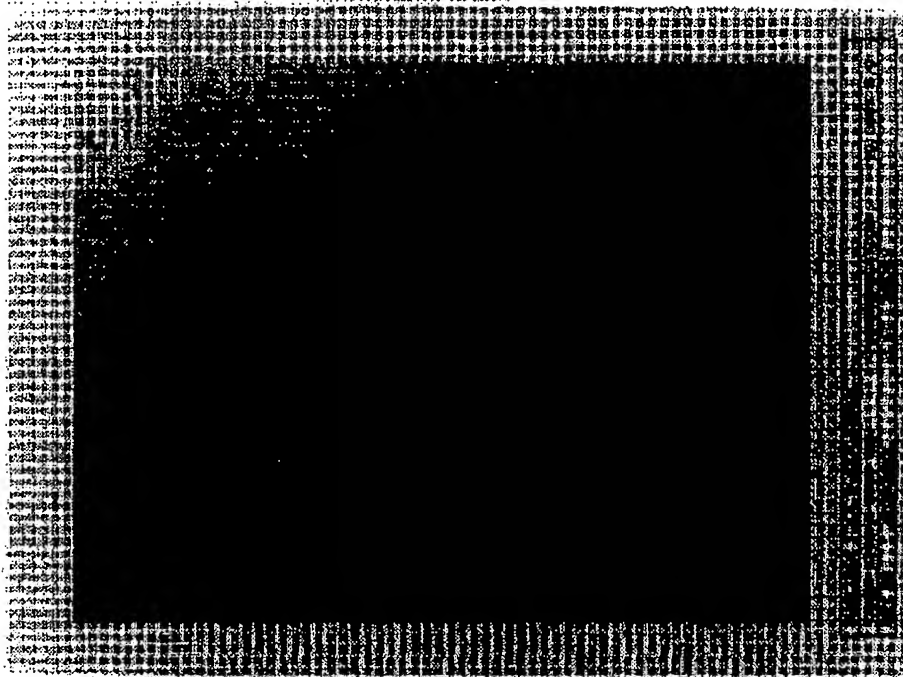
【補正対象項目名】図 7

【補正方法】変更

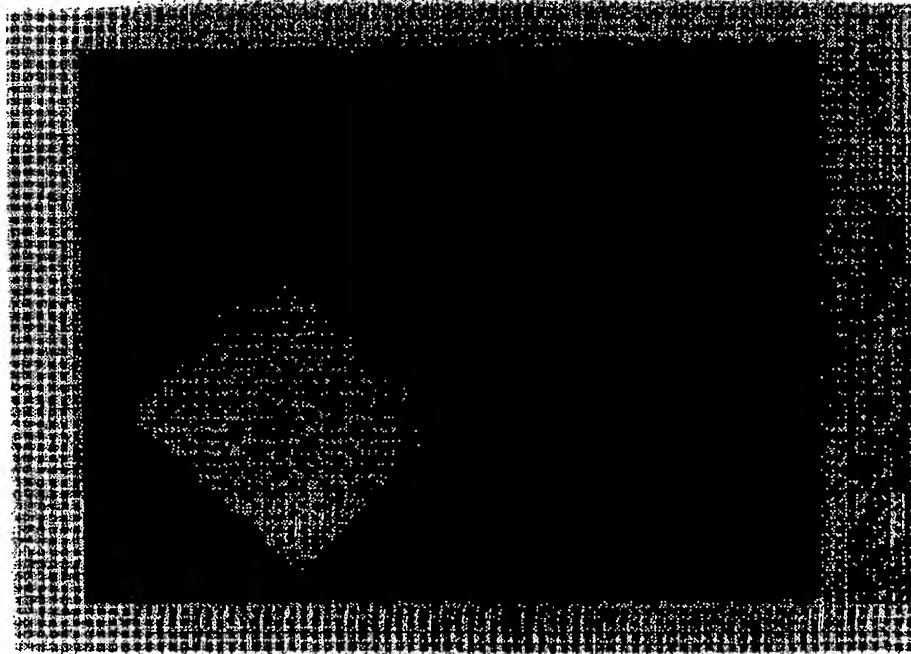
【補正内容】

【図 7】

図面代用写真



(B)



(A)

Best Available Copy

フロントページの続き

(51) Int. Cl.

G 0 2 F 1/136

H 0 1 L 21/20

識別記号

5 0 0

弁内整理番号

8122-4M

F I

技術表示箇所